

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年 3月19日

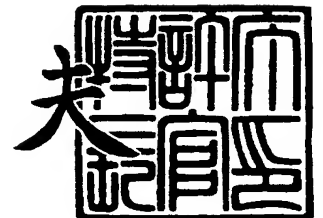
出願番号
Application Number: 特願2003-076462
[ST. 10/C]: [JP 2003-076462]

出願人
Applicant(s): 株式会社半導体エネルギー研究所

2004年 1月21日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2004-3001538

【書類名】 特許願

【整理番号】 P007036

【提出日】 平成15年 3月19日

【あて先】 特許庁長官 殿

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 山崎 舜平

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 坂倉 真之

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 納 光明

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 浜田 崇

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 高野 圭恵

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 山崎 優

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 安西 彩

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書**【発明の名称】** 素子基板、発光装置及び発光装置の駆動方法**【特許請求の範囲】****【請求項 1】**

発光素子と、前記発光素子に供給される電流を制御する第 1 及び第 2 のトランジスタとを画素に有する発光装置であって、

前記第 1 のトランジスタの閾値電圧は、前記第 2 のトランジスタの閾値電圧よりも高く、

前記第 1 のトランジスタはそのチャネル長がチャネル幅より長く、

前記第 2 のトランジスタはそのチャネル長がチャネル幅と同じかそれより短く

前記第 1 及び第 2 のトランジスタはゲート電極が互いに接続されており、

前記第 1 及び第 2 のトランジスタは極性が共に p 型であり、

前記発光素子、前記第 1 のトランジスタ及び前記第 2 のトランジスタは全て直列に接続されていることを特徴とする発光装置。

【請求項 2】

発光素子と、前記発光素子に供給される電流を制御する第 1 及び第 2 のトランジスタとを画素に有する発光装置であって、

前記第 1 のトランジスタの閾値電圧は、前記第 2 のトランジスタの閾値電圧よりも低く、

前記第 1 のトランジスタはそのチャネル長がチャネル幅より長く、

前記第 2 のトランジスタはそのチャネル長がチャネル幅と同じかそれより短く

前記第 1 及び第 2 のトランジスタはゲート電極が互いに接続されており、

前記第 1 及び第 2 のトランジスタは極性が共に n 型であり、

前記発光素子、前記第 1 のトランジスタ及び前記第 2 のトランジスタは全て直列に接続されていることを特徴とする発光装置。

【請求項 3】

発光素子と、前記発光素子に供給される電流を制御する第 1 及び第 2 のトラン

ジスタとを画素に有する発光装置であって、

前記第1のトランジスタはノーマリーオンであり、

前記第2のトランジスタはノーマリーオフであり、

前記第1のトランジスタはそのチャネル長がチャネル幅より長く、

前記第2のトランジスタはそのチャネル長がチャネル幅と同じかそれより短く

前記第1及び第2のトランジスタはゲート電極が互いに接続されており、

前記第1及び第2のトランジスタは極性が同じであり、

前記発光素子、前記第1のトランジスタ及び前記第2のトランジスタは全て直列に接続されていることを特徴とする発光装置。

【請求項4】

発光素子と、前記発光素子に供給される電流を制御する第1及び第2のトランジスタと、ビデオ信号の入力を制御する第3のトランジスタとを画素に有する発光装置であって、

前記第1のトランジスタはノーマリーオンであり、

前記第2のトランジスタはノーマリーオフであり、

前記第1のトランジスタはそのチャネル長がチャネル幅より長く、

前記第2のトランジスタはそのチャネル長がチャネル幅と同じかそれより短く

前記第1及び第2のトランジスタはゲート電極が互いに接続されており、

前記第3のトランジスタがオンになることで入力されるビデオ信号が、前記第1及び第2のトランジスタのゲート電極に与えられるように、前記第3のトランジスタと前記第1及び第2のトランジスタとが接続されており、

前記第1及び第2のトランジスタは極性が同じであり、

前記発光素子、前記第1のトランジスタ及び前記第2のトランジスタは全て直列に接続されていることを特徴とする発光装置。

【請求項5】

発光素子と、前記発光素子に供給される電流を制御する第1及び第2のトランジスタと、ビデオ信号の入力を制御する第3のトランジスタと、電源電位の供給

を制御する第4のトランジスタとを画素に有する発光装置であって、

前記第1のトランジスタはノーマリーオンであり、

前記第2のトランジスタはノーマリーオフであり、

前記第1のトランジスタはそのチャネル長がチャネル幅より長く、

前記第2のトランジスタはそのチャネル長がチャネル幅と同じかそれより短く

前記第1及び第2のトランジスタはゲート電極が互いに接続されており、

前記第3のトランジスタがオンになることで入力されるビデオ信号が、前記第1及び第2のトランジスタのゲート電極に与えられるように、前記第3のトランジスタと前記第1及び第2のトランジスタとが接続されており、

前記第4のトランジスタがオンになることで、前記電源電位が前記第1及び第2のトランジスタのゲート電極に供給されるように、前記第4のトランジスタと前記第1及び第2のトランジスタとが接続されており、

前記電源電位は、前記第1のトランジスタまたは前記第2のトランジスタのいずれか一方のソースに与えられており、

前記第1及び第2のトランジスタは極性が同じであり、

前記発光素子、前記第1のトランジスタ及び前記第2のトランジスタは全て直列に接続されていることを特徴とする発光装置。

【請求項6】

請求項1乃至請求項5のいずれか1項において、

前記第1のトランジスタはそのチャネル幅に対するチャネル長の比が5以上であることを特徴とする発光装置。

【請求項7】

画素電極と、前記画素電極に供給される電流を制御する第1及び第2のトランジスタとを画素に有する素子基板であって、

前記第1のトランジスタの閾値電圧は、前記第2のトランジスタの閾値電圧よりも高く、

前記第1のトランジスタはそのチャネル長がチャネル幅より長く、

前記第2のトランジスタはそのチャネル長がチャネル幅と同じかそれより短く

、
前記第 1 及び第 2 のトランジスタはゲート電極が互いに接続されており、
前記第 1 及び第 2 のトランジスタは極性が共に p 型であり、
前記画素電極、前記第 1 のトランジスタ及び前記第 2 のトランジスタは全て直列に接続されていることを特徴とする素子基板。

【請求項 8】

画素電極と、前記画素電極に供給される電流を制御する第 1 及び第 2 のトランジスタとを画素に有する素子基板であって、

前記第 1 のトランジスタの閾値電圧は、前記第 2 のトランジスタの閾値電圧よりも低く、

前記第 1 のトランジスタはそのチャネル長がチャネル幅より長く、

前記第 2 のトランジスタはそのチャネル長がチャネル幅と同じかそれより短く

、
前記第 1 及び第 2 のトランジスタはゲート電極が互いに接続されており、
前記第 1 及び第 2 のトランジスタは極性が共に n 型であり、
前記画素電極、前記第 1 のトランジスタ及び前記第 2 のトランジスタは全て直列に接続されていることを特徴とする素子基板。

【請求項 9】

画素電極と、前記画素電極に供給される電流を制御する第 1 及び第 2 のトランジスタとを画素に有する素子基板であって、

前記第 1 のトランジスタはノーマリーオンであり、

前記第 2 のトランジスタはノーマリーオフであり、

前記第 1 のトランジスタはそのチャネル長がチャネル幅より長く、

前記第 2 のトランジスタはそのチャネル長がチャネル幅と同じかそれより短く

、
前記第 1 及び第 2 のトランジスタはゲート電極が互いに接続されており、
前記第 1 及び第 2 のトランジスタは極性が同じであり、
前記画素電極、前記第 1 のトランジスタ及び前記第 2 のトランジスタは全て直列に接続されていることを特徴とする素子基板。

【請求項 10】

請求項 7 乃至請求項 9 のいずれか 1 項において、

前記第 1 のトランジスタはそのチャネル幅に対するチャネル長の比が 5 以上であることを特徴とする素子基板。

【請求項 11】

発光素子に供給される電流を第 1 及び第 2 のトランジスタで制御する発光装置の駆動方法であって、

前記第 1 のトランジスタの閾値電圧は、前記第 2 のトランジスタの閾値電圧よりも高く、

前記第 1 のトランジスタはそのチャネル長がチャネル幅より長く、

前記第 2 のトランジスタはそのチャネル長がチャネル幅と同じかそれより短く、

前記第 1 及び第 2 のトランジスタはゲート電極が互いに接続されており、

前記第 1 及び第 2 のトランジスタは極性が共に p 型であり、

前記発光素子、前記第 1 のトランジスタ及び前記第 2 のトランジスタは全て直列に接続されており、

前記第 1 のトランジスタは飽和領域で、前記第 2 のトランジスタは線形領域で動作することを特徴とする発光装置の駆動方法。

【請求項 12】

発光素子に供給される電流を第 1 及び第 2 のトランジスタで制御する発光装置の駆動方法であって、

前記第 1 のトランジスタの閾値電圧は、前記第 2 のトランジスタの閾値電圧よりも低く、

前記第 1 のトランジスタはそのチャネル長がチャネル幅より長く、

前記第 2 のトランジスタはそのチャネル長がチャネル幅と同じかそれより短く、

前記第 1 及び第 2 のトランジスタはゲート電極が互いに接続されており、

前記第 1 及び第 2 のトランジスタは極性が共に n 型であり、

前記発光素子、前記第 1 のトランジスタ及び前記第 2 のトランジスタは全て直

列に接続されており、

前記第1のトランジスタは飽和領域で、前記第2のトランジスタは線形領域で動作することを特徴とする発光装置の駆動方法。

【請求項13】

発光素子に供給される電流を第1及び第2のトランジスタで制御する発光装置の駆動方法であって、

前記第1のトランジスタはノーマリーオンであり、

前記第2のトランジスタはノーマリーオフであり、

前記第1のトランジスタはそのチャネル長がチャネル幅より長く、

前記第2のトランジスタはそのチャネル長がチャネル幅と同じかそれより短く

前記第1及び第2のトランジスタはゲート電極が互いに接続されており、

前記第1及び第2のトランジスタは極性が同じであり、

前記発光素子、前記第1のトランジスタ及び前記第2のトランジスタは全て直列に接続されており、

前記第1のトランジスタは飽和領域で、前記第2のトランジスタは線形領域で動作することを特徴とする発光装置の駆動方法。

【請求項14】

請求項11乃至請求項13のいずれか1項において、

前記第1のトランジスタはそのチャネル幅に対するチャネル長の比が5以上であることを特徴とする発光装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電流を発光素子に供給するための手段と発光素子とが、複数の各画面に備えられた発光装置及び該発光装置の駆動方法に関する。

【0002】

【従来の技術】

発光素子は自ら発光するため視認性が高く、液晶表示装置（LCD）に必要な

バックライトが要らず薄型化に最適であると共に、視野角にも制限が無い。そのため近年、発光素子を用いた発光装置は、CRTやLCDに代わる表示装置として注目されている。なお、本明細書において発光素子は、電流または電圧によって輝度が制御される素子を意味しており、OLED (Organic Light Emitting Diode) や、FED (Field Emission Display) に用いられているMIM型の電子源素子 (電子放出素子) 等を含んでいる。

【0003】

なお発光装置とは、発光素子が封止された状態にあるパネルと、該パネルにコントローラを含むIC等を実装した状態にあるモジュールとを含む。さらに本発明は、該発光装置を作製する過程における、発光素子が完成する前の一形態に相当する素子基板に関し、該素子基板は、電流を発光素子に供給するための手段を複数の各画素に備える。

【0004】

発光素子の1つであるOLED (Organic Light Emitting Diode) は、電場を加えることで発生するルミネッセンス (Electroluminescence) が得られる電界発光材料を含む層 (以下、電界発光層と記す) と、陽極層と、陰極層とを有している。電界発光層は陽極と陰極の間に設けられており、単層または複数の層で構成されている。これらの層の中に無機化合物を含んでいる場合もある。電界発光層におけるルミネッセンスには、一重項励起状態から基底状態に戻る際の発光 (蛍光) と三重項励起状態から基底状態に戻る際の発光 (リン光) とが含まれる。

【0005】

次に、一般的な発光装置の画素の構成とその駆動について簡単に説明する。図10に示した画素は、TFT80、81と、容量素子82と、発光素子83とを有している。TFT80は、ゲートが走査線85に接続されており、ソースとドレインが一方は信号線84に、もう一方はTFT81のゲートに接続されている。TFT81は、ソースが端子86に接続されており、ドレインが発光素子83の陽極に接続されている。発光素子83の陰極は端子87に接続されている。容量素子82はTFT81のゲートとソース間の電圧を保持するように設けられている。また、端子86、87には、電源からそれぞれ所定の電圧が印加されてお

り、互いに電圧差を有している。なお本明細書において電圧とは、特に記載のない限りグラウンドとの電位差を意味する。

【0006】

走査線 8 5 の電圧により T F T 8 0 がオンになると、信号線 8 4 に入力されたビデオ信号の電圧が T F T 8 1 のゲートに入力される。この入力されたビデオ信号の電圧に従って、T F T 8 1 のゲート電圧（ゲートとソース間の電圧差）が定まる。そして、該ゲート電圧によって流れる T F T 8 1 のドレイン電流は、発光素子 8 3 に供給され、発光素子 8 3 は供給された電流によって発光する。

【0007】

【発明が解決しようとする課題】

ところで、ポリシリコンで形成された T F T は、アモルファスシリコンで形成された T F T よりも電界効果移動度が高く、オン電流が大きいので、発光装置のトランジスタとしてより適している。しかし、ポリシリコンを用いて T F T を形成しても、その電気的特性は所詮単結晶シリコン基板に形成される M O S トランジスタの特性に匹敵するものではない。例えば、電界効果移動度は単結晶シリコンの $1/10$ 以下である。また、ポリシリコンを用いた T F T は、結晶粒界に形成される欠陥に起因して、その特性にばらつきが生じやすいといった問題点を有している。

【0008】

図 1 0 に示した画素において、T F T 8 1 の閾値電圧が画素毎にばらつくと、ビデオ信号の電圧が同じであっても T F T 8 1 のドレイン電流の大きさが画素間で異なり、結果的に発光素子 8 3 の輝度がばらついてしまうという問題があった。

【0009】

さらに、電界発光材料の劣化による発光素子の輝度の低下は、発光装置を実用化する上で重大な問題となっている。たとえ発光素子に供給する電流が一定であっても、電界発光材料が劣化すると輝度は低くなる。そしてその劣化の度合いは、発光時間する時間や流れる電流の量に依存するため、表示する画像によって画素毎の階調が異なると、各画素の発光素子の劣化に差が生じ、輝度にばらつきが

生じるという問題があった。

【0010】

本発明は上述した問題に鑑み、TFTの特性の違いに起因する、画素間における発光素子の輝度のばらつきを抑えることができ、なおかつ電界発光材料の劣化に伴う発光素子の輝度の低下や輝度むらの発生を抑えることができる発光装置、発光装置の駆動方法及び素子基板の提案を課題とする。

【0011】

【課題を解決するための手段】

本発明では、発光素子に電流を供給するためのトランジスタ（駆動用トランジスタ）に加え、スイッチング素子として機能するトランジスタ（電流制御用トランジスタ）を駆動用トランジスタに直列に接続する。駆動用トランジスタと電流制御用トランジスタは共に同じ極性とし、なおかつゲート電極を互いに接続する。そして本発明では、駆動用トランジスタのチャネル長 L とチャネル幅 W の比 L/W を、電流制御用トランジスタの L/W よりも大きくし、駆動用トランジスタを飽和領域で、電流制御用トランジスタを線形領域で動作させる。具体的に駆動用トランジスタでは、 L を W より大きくし、より望ましくは $5/1$ 以上とする。また電流制御用トランジスタでは、 L が W と同じかそれより短くなるようにする。

【0012】

さらに本発明では、駆動用トランジスタと電流制御用トランジスタの極性がp型の場合、駆動用トランジスタの方が電流制御用トランジスタよりも閾値電圧 V_{th} が高くなるようにする。逆に、駆動用トランジスタと電流制御用トランジスタの極性がn型の場合、駆動用トランジスタの方が電流制御用トランジスタよりも閾値電圧 V_{th} が低くするなるようにする。閾値電圧の制御は、導電型を付与する不純物のチャネル形成領域へのドーズ量等を調整することで、行なうことができる。電流制御用トランジスタは必ずノーマリーオフとし、駆動用トランジスタはノーマリーオフであっても良いが、より望ましくはノーマリーオンとする。

【0013】

図1（A）に、本発明の画素の一部を回路図で示す。101は駆動用トランジ

スタ、102は電流制御用トランジスタ、103は発光素子である。図1(A)では駆動用トランジスタ101と電流制御用トランジスタ102が共にp型である場合を示しているが、n型であっても良い。駆動用トランジスタ101、電流制御用トランジスタ102及び発光素子103は直列に接続されており、2つのトランジスタ101、102のドレイン電流 I_d が発光素子103に供給されるような構成を有している。そして駆動用トランジスタ101と電流制御用トランジスタ102は、互いにそのゲート電極が接続されており、端子106に与えられる電位が、共に駆動用トランジスタ101と電流制御用トランジスタ102のゲート電極に与えられる。

【0014】

そして、駆動用トランジスタ101のソース(S)と発光素子105の陰極間には電圧 V_{dd} が印加されている。駆動用トランジスタ101、電流制御用トランジスタ102及び発光素子103は全て直列に接続されているため、駆動用トランジスタ101のドレイン電圧 V_{ds1} と、電流制御用トランジスタ102のドレイン電圧 V_{ds2} と、発光素子103の陽極と陰極間の電圧 V_{el} の和が、電圧 V_{dd} に相当する。

【0015】

なお、図1(A)では、駆動用トランジスタ101と発光素子103との間に電流制御用トランジスタ102が設けられているが、本発明はこの構成に限定されない。電流制御用トランジスタ102は、駆動用トランジスタ101のドレイン電流が発光素子103に供給されるのを制御することができるよう、接続されていれば良い。

【0016】

図1(B)に、図1(A)で示した駆動用トランジスタ101、電流制御用トランジスタ102及び発光素子103の電圧電流特性を示す。なお図1(B)に示す電圧電流特性のグラフは、駆動用トランジスタ101のドレイン電圧 V_{ds1} に対するドレイン電流 I_d のグラフ110と、電流制御用トランジスタ102のドレイン電圧 V_{ds2} に対するドレイン電流 I_d のグラフ111と、電圧 V_{el} に対する発光素子103に流れる電流のグラフ112を示している。

【0017】

駆動用トランジスタ101、電流制御用トランジスタ102及び発光素子103は直列に接続されているので、各素子を流れる電流の値 I_d は同じ高さになる。また駆動用トランジスタ101は飽和領域において、電流制御用トランジスタ102は線形領域において動作しているので、グラフ110とグラフ112の交点(動作点) n_1 におけるドレイン電流 I_{d1} の方が、グラフ111とグラフ112の交点(動作点) n_2 におけるドレイン電流 I_{d2} よりも低い。よって各素子に流れる電流は I_{d1} となるため、駆動用トランジスタ101と発光素子103は動作点 n_1 において動作し、電流制御用トランジスタ102も、そのドレイン電流が I_{d1} となるように動作する。

【0018】

このとき、 V_{e1} は、陰極の電位と動作点の電位との間の電圧になる。また $V_{ds1} + V_{ds2}$ は、端子106の電位と動作点の電位との間の電圧になる。そして電流制御用トランジスタ102は線形領域で動作しているので、 $|V_{ds2}|$ は $|V_{e1}|$ や $|V_{ds1}|$ に比べて著しく小さい。従って、 $V_{dd} \approx V_{e1} + V_{ds1}$ であると言える。また動作点 n_1 が飽和領域にある場合、駆動用トランジスタ101のドレイン電流 I_{d1} は、以下の式1に従う。なお式1において、 $\beta = \mu C_0 W/L$ であり、 μ は移動度、 C_0 は単位面積あたりのゲート容量、 W/L はチャネル形成領域のチャネル幅 W とチャネル長 L の比である。

【0019】

【式1】

$$I_{d1} = \beta (V_{gs} - V_{th})^2 / 2$$

【0020】

式1から、飽和領域において電流 I_{d1} は V_{ds1} によって変化せず、 V_{gs} のみによって定まることがわかる。従って、電圧 V_{dd} が固定の値だとすると、発光素子の劣化によって V_{e1} が大きくなる代わりに V_{ds} が小さくなっても、式1に従ってドレイン電流 I_d の値は一定に保たれる。よって発光素子の輝度と電流は比例の関係にあるので、発光素子が劣化しても輝度の低下を抑えることができる。

【0021】

ちなみに、駆動用トランジスタ101と電流制御用トランジスタ102を共に線形領域で動作させる場合は、ドレイン電圧 V_{ds1} と V_{ds2} の和に対して V_{e1} が著しく高く、 $V_{e1} \gg V_{ds1} + V_{ds2}$ となるので $V_{dd} \doteq V_{e1}$ と言える。よって、発光素子が劣化しても V_{e1} はほぼ固定されていることになるので、輝度の低下が抑えられない。従って、駆動用トランジスタ101を飽和領域で動作させることによって、発光素子の劣化に伴う輝度の低下を抑えるという、線形領域における動作では得られない効果が得られると言える。

【0022】

しかし飽和領域は線形領域に比べて $|V_{th}|$ に対する $|V_{gs}|$ の比が小さいため、式1からわかるように閾値電圧 V_{th} のばらつきによって、発光素子に流れる電流が左右されやすいという問題がある。本発明では、閾値電圧の制御により、同じ高さのゲート電圧が与えられていても、ゲートオーバードライブ電圧（ゲート電圧 V_{gs} －閾値電圧 V_{th} ）の絶対値を、駆動用トランジスタ101よりも電流制御用トランジスタ102の方が大きくなるようにすることができる。具体的にゲートオーバードライブ電圧は、駆動用トランジスタ101がp型の場合は負の値、n型の場合は正の値を有する。従って、飽和領域内のうち、 V_{gs} に対するオン電流の線形性がより高い領域に動作点を設定することができるので、ノーマリーオフの場合に比べて、閾値電圧やサブスレッショルド係数、移動度などがばらついても、オン電流のばらつきを抑えることができる。

【0023】

さらに本発明では、 L/W を大きくすることによって飽和領域の線形性を高めることができるので、閾値電圧やサブスレッショルド係数、移動度などのばらつきに起因するオン電流のばらつきを、より抑えることができる。そしてノーマリーオフの場合よりゲートオーバードライブ電圧が高いため、ゲート電圧の高さが同じでもより高いオン電流を得ることができ、 L/W を大きくすることによってオン電流が低くなるのを補うことができる。

【0024】

【発明の実施の形態】

(実施の形態 1)

図 2 に、本発明の発光装置が有する画素の一実施形態を示す。図 2 に示す画素は、発光素子 204 と、ビデオ信号の画素への入力を制御するためのスイッチング素子として用いるトランジスタ（スイッチング用トランジスタ）201 と、発光素子への電流の供給を制御する 2 つのトランジスタ 202、203 とを有している。本実施の形態では、トランジスタ 202 が駆動用トランジスタ、トランジスタ 203 が電流制御用トランジスタに相当する。さらに本実施の形態のように、ビデオ信号の電位を保持するための容量素子 205 を画素に設けても良い。

【0025】

駆動用トランジスタ 202 及び電流制御用トランジスタ 203 は同じ極性を有する。本実施の形態では共に p 型を有しているが、n 型であってもよい。そして駆動用トランジスタ 202 の閾値電圧が、電流制御用トランジスタ 203 の閾値電圧よりも高くなるように設定する。より望ましくは、駆動用トランジスタ 202 がノーマリーオンとなるようにする。さらに本発明では、駆動用トランジスタ 202 の L/W を、電流制御用トランジスタ 203 の L/W よりも大きくし、駆動用トランジスタ 202 を飽和領域で、電流制御用トランジスタ 203 を線形領域で動作させる。具体的に駆動用トランジスタ 202 では、 L を W より大きくし、より望ましくは $5/1$ 以上とする。また電流制御用トランジスタ 203 では、 L が W と同じかそれより短くなるようにする。

【0026】

そしてスイッチング用トランジスタ 201 のゲートは、走査線 G_j ($j = 1 \sim y$) に接続されている。スイッチング用トランジスタ 201 のソースとドレインは、一方が信号線 S_i ($i = 1 \sim x$) に、もう一方が駆動用トランジスタ 202 及び電流制御用トランジスタ 203 のゲートに接続されている。駆動用トランジスタ 202 と電流制御用トランジスタ 203 は直列に接続されている。そして駆動用トランジスタ 202 及び電流制御用トランジスタ 203 は、電源線 V_i ($i = 1 \sim x$) から供給される電流が、駆動用トランジスタ 202 及び電流制御用トランジスタ 203 のドレイン電流として発光素子 204 に供給されるように、電源線 V_i 、発光素子 204 と接続されている。本実施の形態では電流制御用ト

ンジスタ 203 のソースが電源線 V_i ($i = 1 \sim x$) に接続され、駆動用トランジスタ 202 のドレインが発光素子 204 の画素電極に接続される。

【0027】

発光素子 204 は陽極と陰極と、陽極と陰極との間に設けられた電界発光層とからなる。陽極が駆動用トランジスタ 202 または電流制御用トランジスタ 203 と接続している場合、陽極が画素電極、陰極が対向電極となる。逆に陰極が駆動用トランジスタ 202 または電流制御用トランジスタ 203 と接続している場合、陰極が画素電極、陽極が対向電極となる。発光素子 204 の対向電極と、電源線 V_i のそれぞれには、発光素子 204 に順バイアス方向の電流が供給されるように、電源から電圧が与えられている。

【0028】

容量素子 205 が有する 2 つの電極は、一方は電源線 V_i に接続されており、もう一方は駆動用トランジスタ 202 及び電流制御用トランジスタ 203 のゲートに接続されている。容量素子 205 はスイッチング用トランジスタ 201 が非選択状態（オフ状態）にある時、駆動用トランジスタ 202 及び電流制御用トランジスタ 203 のゲート電圧を保持するために設けられている。なお図 2 では容量素子 205 を設ける構成を示したが、本発明はこの構成に限定されず、容量素子 205 を設けない構成にしても良い。

【0029】

駆動用トランジスタ 202 のソースまたはドレインが発光素子 204 の陽極と接続されている場合、駆動用トランジスタ 202 は p チャネル型トランジスタであることが望ましい。また、駆動用トランジスタ 202 のソースまたはドレインが発光素子 204 の陰極と接続されている場合、駆動用トランジスタ 202 は n チャネル型トランジスタであることが望ましい。

【0030】

次に、図 2 に示した画素の駆動方法について説明する。図 2 に示した画素の動作は、書き込み期間と保持期間の 2 つの期間に分けて説明することができる。まず書き込み期間において走査線 G_j が選択されると、走査線 G_j にゲートが接続されているスイッチング用トランジスタ 201 がオンになる。そして、信号線 S

1～S_xにされたビデオ信号が、スイッチング用トランジスタ201を介して駆動用トランジスタ202及び電流制御用トランジスタ203のゲートにされる。図3（A）に、ビデオ信号によって駆動用トランジスタ202及び電流制御用トランジスタ203がオンの場合の動作を、図3（B）に、電流制御用トランジスタ203がオフの場合の動作を示す。なお、図3（A）～図3（D）では動作を分かり易くするために、スイッチング素子として用いるスイッチング用トランジスタ201と電流制御用トランジスタ203をスイッチとして示す。

【0031】

図3（A）に示すように、ビデオ信号によって、駆動用トランジスタ202及び電流制御用トランジスタ203がオンになる場合は、電源線V_iを介して電流が発光素子204に供給される。このとき電流制御用トランジスタ203は線形領域で動作しているため、発光素子204に流れる電流は、飽和領域で動作する駆動用トランジスタ202と発光素子204の電圧電流特性によって決まる。そして発光素子204は、供給される電流に見合った高さの輝度で発光する。

【0032】

また図3（B）に示すように、ビデオ信号によって電流制御用トランジスタ203がオフになる場合は、発光素子の電流の供給は行なわれず、発光素子204は発光しない。なお本発明では、駆動用トランジスタ202がノーマリーオンであっても、電流制御用トランジスタ203がノーマリーオフなので、発光素子204に電流が供給されないように制御することができる。

【0033】

保持期間では、走査線G_jの電位を制御することでスイッチング用トランジスタ201をオフにし、書き込み期間において書き込まれたビデオ信号の電位を保持する。図3（C）は、図3（A）に示したように書き込み期間において駆動用トランジスタ202及び電流制御用トランジスタ203をオンにした場合の、保持期間の動作を示している。ビデオ信号の電位は容量素子205によって保持されているので、発光素子204への電流の供給は維持されている。また図3（D）は、図3（B）に示したように書き込み期間において電流制御用トランジスタ203をオフにした場合の、保持期間の動作を示している。ビデオ信号の電位は

容量素子 2 0 5 によって保持されているので、書き込み期間と同様に、発光素子 2 0 4 への電流の供給は行なわれていない。

【0 0 3 4】

なお本実施の形態で示した画素は、ビデオ信号がデジタルであってもアナログであってもよい。デジタルの場合は、1 フレーム期間を複数の期間（サブフレーム期間）に分割し、各期間における発光の有無をビデオ信号で制御することで、階調を表現することができる。またアナログの場合、ビデオ信号の電位により駆動用トランジスタのオン電流を制御することで、階調を表現することができる。

【0 0 3 5】

上記構成によって、トランジスタの特性の違いに起因する、画素間における発光素子の輝度のばらつきを抑えることができ、なおかつ電界発光材料の劣化に伴う発光素子の輝度の低下や輝度むらの発生を抑えることができる。

【0 0 3 6】

（実施の形態 2）

本実施の形態では、本発明の発光装置が有する画素の、図 2 とは異なる形態について説明する。

【0 0 3 7】

図 4（A）に示す画素は、発光素子 4 0 4 と、スイッチング用トランジスタ 4 0 1 と、駆動用トランジスタ 4 0 2 と、電流制御用トランジスタ 4 0 3 と、書き込まれたビデオ信号の電位を消去するためのトランジスタ（消去用トランジスタ）4 0 6 とを有している。上記素子に加えて容量素子 4 0 5 を画素に設けても良い。駆動用トランジスタ 4 0 2 及び電流制御用トランジスタ 4 0 3 は同じ極性を有する。本実施の形態では共に p 型を有しているが、n 型であってもよい。そして駆動用トランジスタ 4 0 2 と電流制御用トランジスタ 4 0 3 の閾値電圧、 L/W の値及び動作領域に付いては、実施の形態 1 の場合と同様に設定すれば良い。

【0 0 3 8】

スイッチング用トランジスタ 4 0 1 のゲートは、第 1 走査線 $G a_j$ （ $j = 1 \sim y$ ）に接続されている。スイッチング用トランジスタ 4 0 1 のソースとドレインは、一方が信号線 $S i$ （ $i = 1 \sim x$ ）に、もう一方が駆動用トランジスタ 4 0 2

及び電流制御用トランジスタ 403 のゲートに接続されている。また消去用トランジスタ 406 のゲートは、第 2 走査線 $G e_j$ ($j = 1 \sim y$) に接続されており、ソースとドレインは、一方が電源線 V_i ($i = 1 \sim x$) に、他方が駆動用トランジスタ 402 及び電流制御用トランジスタ 403 のゲートに接続されている。駆動用トランジスタ 402 と電流制御用トランジスタ 403 は直列に接続されている。そして駆動用トランジスタ 402 及び電流制御用トランジスタ 403 は、電源線 V_i から供給される電流が、駆動用トランジスタ 402 及び電流制御用トランジスタ 403 のドレイン電流として発光素子 404 に供給されるように、電源線 V_i 、発光素子 404 と接続されている。図 4 (A) では電流制御用トランジスタ 403 のソースが電源線 V_i に接続され、駆動用トランジスタ 402 のドレインが発光素子 404 の画素電極に接続される。発光素子 404 の対向電極と、電源線 V_i のそれぞれには、発光素子 404 に順バイアス方向の電流が供給されるように、電源から電圧が与えられている。容量素子 405 が有する 2 つの電極は、一方は電源線 V_i に接続されており、もう一方は駆動用トランジスタ 402 及び電流制御用トランジスタ 403 のゲートに接続されている。

【0039】

駆動用トランジスタ 402 のソースまたはドレインが発光素子 404 の陽極と接続されている場合、駆動用トランジスタ 402 は p チャネル型トランジスタであることが望ましい。また、駆動用トランジスタ 402 のソースまたはドレインが発光素子 404 の陰極と接続されている場合、駆動用トランジスタ 402 は n チャネル型トランジスタであることが望ましい。

【0040】

図 4 (A) に示す画素は、その動作を書き込み期間、保持期間、消去期間と見分けて説明することができる。書き込み期間と保持期間におけるスイッチング用トランジスタ 401、駆動用トランジスタ 402 及び電流制御用トランジスタ 403 の動作については、図 2 の場合と同様である。消去期間では、第 2 走査線 $G e_j$ が選択されて消去用トランジスタ 406 がオンになり、電源線 $V_1 \sim V_x$ の電位が消去用トランジスタ 406 を介して駆動用トランジスタ 402 及び電流制御用トランジスタ 403 のゲートに与えられる。よって、電流制御用トランジス

タ 403 がオフになるため、発光素子 404 に強制的に電流が供給されない状態を作り出すことができる。

【0041】

次に、本発明の発光装置が有する画素の、図 2 とは異なる別の形態について説明する。

【0042】

図 4 (B) に示す画素は、発光素子 414 と、スイッチング用トランジスタ 411 と、駆動用トランジスタ 412 と、電流制御用トランジスタ 413 とを有している。上記素子に加えて容量素子 415 を画素に設けても良い。駆動用トランジスタ 412 及び電流制御用トランジスタ 413 は同じ極性を有する。本実施の形態では共に p 型を有しているが、n 型であってもよい。そして駆動用トランジスタ 412 と電流制御用トランジスタ 413 の閾値電圧、 L/W の値及び動作領域に付いては、実施の形態 1 の場合と同様に設定すれば良い。図 4 (B) に示す画素では図 4 (A) とは異なり、駆動用トランジスタ 413 と発光素子 414 との間に、電流制御用トランジスタ 412 が設けられている。このように、電流制御用トランジスタ 412 は駆動用トランジスタ 413 のドレイン電流の発光素子 414 への供給を制御できる位置に設けられていれば良い。

【0043】

なお素子基板は、本発明の発光装置を作製する過程における、発光素子が完成する前の一形態に相当する。

【0044】

本発明の発光装置において用いられるトランジスタは、単結晶シリコンを用いて形成されたトランジスタであっても良いし、SOI を用いたトランジスタであっても良いし、多結晶シリコンやアモルファスシリコンを用いた薄膜トランジスタであっても良い。また、有機半導体を用いたトランジスタであっても良いし、カーボンナノチューブを用いたトランジスタであってもよい。また本発明の発光装置の画素に設けられたトランジスタは、シングルゲート構造を有していても良いし、ダブルゲート構造やそれ以上のゲート電極を有するマルチゲート構造であっても良い。

【0045】

【実施例】

以下、本発明の実施例について説明する。

【0046】

(実施例1)

本実施例では、図4(A)に示した画素の、上面図の一実施例について説明する。図5に本実施例の画素の上面図を示す。1001は信号線、1002は電源線に相当し、1004は第1走査線、1003は第2走査線に相当する。本実施例では、信号線1001と電源線1002は同じ導電膜で形成し、第1走査線1004と第2走査線1003は同じ導電膜で形成する。また1005はスイッチング用トランジスタであり、第1走査線1004の一部がそのゲート電極として機能する。また1006は消去用トランジスタであり、第2走査線1003の一部がそのゲート電極として機能する。1007は駆動用トランジスタ、1008は電流制御用トランジスタに相当する。駆動用トランジスタ1007は、そのL/Wが電流制御用トランジスタ1008よりも大きくなるように、活性層が曲がりくねっている。1009は画素電極に相当し、電界発光層や陰極（共に図示せず）と重なる領域（発光エリア）1010において発光する。

【0047】

なお本発明の上面図は本の一実施例であり、本発明はこれに限定されないことは言うまでもない。

【0048】

(実施例2)

本実施例では、駆動用トランジスタの構造の一実施例について説明する。図6に、本実施例の駆動用トランジスタのチャネル長方向における断面図を示す。図6に示す駆動用トランジスタは、活性層601と、活性層601に接するゲート絶縁膜602と、ゲート絶縁膜602を間に挟んで活性層601と重なっているゲート電極603とを有している。なお図6ではゲート電極603が1層の導電膜で構成されているが、2層以上の導電膜で構成されていても良い。

【0049】

活性層 601 は、ゲート絶縁膜 602 を間に挟んでゲート電極 603 と重なっているチャンネル形成領域 604 と、チャンネル形成領域 604 を間に挟んで存在するソース領域 605 及びドレイン領域 606 と、ソース領域 605 及びドレイン領域 606 とチャンネル形成領域 604 の間に存在する LDD 領域 607 とを有している。本発明では、チャンネル形成領域 604 に添加する不純物領域の濃度を調整することで、閾値電圧を制御している。そして本発明では、駆動用トランジスタを飽和領域で動作させる。

【0050】

飽和領域では、ドレイン接合部の空乏層が張り出しており、ドレイン端で反転層（チャンネル）が消滅した状態となっている。このチャンネルが存在する部分とチャンネルが消滅した部分との境界点をピンチオフ点と呼ぶ。そしてキャリアは、ドレイン電界によってピンチオフ点からドレイン領域に吸引されることで移動する。よって、ドレイン電流の高さは、チャンネルを通過することができるキャリアの数及びピンチオフ点からドレイン領域の間のキャリアが乗り越えなくてはならないポテンシャル障壁の高さによって決まる。

【0051】

ピンチオフ点がチャンネル形成領域 604 内に存在すると、ポテンシャル障壁の高さは、当該チャンネル形成領域 604 における不純物濃度よりも、その結晶性に依存する。よって活性層に用いられている半導体膜の結晶性がばらついていると、ポテンシャル障壁の高さがその結晶性に依存して決まるので、ドレイン電流の大きさもばらつく。そこで本実施例では、ピンチオフ点がドレイン領域 606 側の LDD 領域 607 内に形成されるように、そのドレイン電圧、LDD 領域における不純物濃度等を調整することで、その位置を制御する。ピンチオフ点がドレイン領域 606 側の LDD 領域 607 内にあることで、ポテンシャル障壁の高さは半導体膜の結晶性よりも LDD 領域内の不純物濃度に依存する。従って、結晶性ばらつきに起因したドレイン電流のばらつきを抑制することができる。

【0052】

（実施例 3）

本実施例では、本発明の発光装置に用いられる信号線駆動回路と、走査線駆

動回路の構成について説明する。図 7 (A) は信号線駆動回路 701 のブロック図であり、シフトレジスタ 702、ラッチ (A) 703、ラッチ (B) 704 を有している。信号線駆動回路 701 において、シフトレジスタ 702 にクロック信号 (CLK) およびスタートパルス (SP) が入力される。シフトレジスタ 702 は、これらのクロック信号 (CLK) およびスタートパルス (SP) に基づきタイミング信号を順に発生させ、バッファ等 (図示せず) を通して後段の回路へタイミング信号を順次供給する。

【0053】

シフトレジスタ 702 からのタイミング信号は、バッファ等によって緩衝増幅される。タイミング信号が供給される配線には、多くの回路あるいは素子が接続されているために負荷容量 (寄生容量) が大きい。この負荷容量が大きいため、生ずるタイミング信号の立ち上がりまたは立ち下りの”鈍り”を防ぐために、このバッファが設けられる。なおバッファは必ずしも設ける必要はない。バッファによって緩衝増幅されたタイミング信号は、ラッチ (A) 703 に供給される。ラッチ (A) 703 は、n ビットのデジタルのビデオ信号を処理する複数のステージのラッチを有している。ラッチ (A) 703 は、前記タイミング信号が入力されると、信号線駆動回路 701 の外部から供給される n ビットのデジタルのビデオ信号を順次取り込み、保持する。

【0054】

なお、ラッチ (A) 703 にビデオ信号を取り込む際に、ラッチ (A) 703 が有する複数のステージのラッチに、順にビデオ信号を入力しても良い。しかし本発明はこの構成に限定されない。ラッチ (A) 703 が有する複数のステージのラッチをいくつかのグループに分け、各グループごとに並行して同時にビデオ信号を入力する、いわゆる分割駆動を行っても良い。このときのグループ数を分割数と呼ぶ。例えば 4 つのステージごとにラッチをグループに分けた場合、4 分割で分割駆動すると言う。全てのラッチに (A) 703 にデータが書き込まれると、ラッチ (B) 704 にラッチシグナル (Latch Signal) が供給される。この瞬間、ラッチ (A) 703 に書き込まれ保持されているビデオ信号は、全ステージのラッチ (B) 704 に一斉に送られ、書き込まれる。このラッチに (A) 7

03 からラッチ (B) 704 にデータが送られる期間をラッチ期間と呼ぶ。

【0055】

ビデオ信号をラッチ (B) 704 に送出し終えたラッチ (A) 703 には、シフトレジスタ 702 からのタイミング信号に基づき、ビデオ信号の書き込みが再び行われる。この 2 順目の 1 ライン期間中には、ラッチ (B) 704 に書き込まれ、保持されているビデオ信号が信号線に入力される。

【0056】

図 7 (B) は走査線駆動回路の構成を示すブロック図である。走査線駆動回路 705 は、それぞれシフトレジスタ 706、バッファ 707 を有している。また場合によってはレベルシフタを有していても良い。走査線駆動回路 705 において、シフトレジスタ 706 からのタイミング信号がバッファ 707 に供給され、対応する走査線 (あるいは第 1 走査線、第 2 走査線) に供給される。走査線には、1 ライン分の画素のスイッチング用トランジスタ (あるいは消去用トランジスタ) のゲートが接続されている。そして、1 ライン分の画素のスイッチング用トランジスタ (あるいは消去用トランジスタ) を一斉に ON にしなくてはならないので、バッファは大きな電流を流すことが可能なものが用いられる。

【0057】

(実施例 4)

本実施例では、本発明の発光装置の外観について、図 8 を用いて説明する。図 8 は、トランジスタが形成された素子基板をシーリング材によって封止することによって形成された発光装置の上面図であり、図 8 (B) は、図 8 (A) の A-A' における断面図、図 8 (C) は図 8 (A) の B-B' における断面図である。

【0058】

基板 4001 上に設けられた画素部 4002 と、信号線駆動回路 4003 と、走査線駆動回路 4004 a、b とを囲むようにして、シール材 4009 が設けられている。また画素部 4002 と、信号線駆動回路 4003 と、走査線駆動回路 4004 a、b との上にシーリング材 4008 が設けられている。よって画素部 4002 と、信号線駆動回路 4003 と、走査線駆動回路 4004 a、b とは、

基板 4001 とシール材 4009 とシーリング材 4008 とによって、充填材 4210 で密封されている。

【0059】

また基板 4001 上に設けられた画素部 4002 と、信号線駆動回路 4003 と、走査線駆動回路 4004 a、b とは、複数のトランジスタを有している。図 8 (B) では代表的に、下地膜 4010 上に形成された、信号線駆動回路 4003 に含まれる駆動トランジスタ (但し、ここでは n チャネル型トランジスタと p チャネル型トランジスタを図示する) 4201 及び画素部 4002 に含まれるトランジスタ 4202 を図示した。

【0060】

駆動トランジスタ 4201 及びトランジスタ 4202 上には層間絶縁膜 (平坦化膜) 4301 が形成され、その上にトランジスタ 4202 のドレインと電氣的に接続する陽極 (陽極) 4203 が形成される。陽極 4203 としては仕事関数の大きい透明導電膜が用いられる。透明導電膜としては、酸化インジウムと酸化スズとの化合物、酸化インジウムと酸化亜鉛との化合物、酸化亜鉛、酸化スズまたは酸化インジウムを用いることができる。また、前記透明導電膜にガリウムを添加したものをを用いても良い。

【0061】

そして、陽極 4203 の上には絶縁膜 4302 が形成され、絶縁膜 4302 は陽極 4203 の上に開口部が形成されている。この開口部において、陽極 4203 の上には電界発光層 4204 が形成される。電界発光層 4204 は公知の有機の電界発光材料または無機の電界発光材料を用いることができる。また、有機の電界発光材料には低分子系 (モノマー系) 材料と高分子系 (ポリマー系) 材料があるがどちらを用いても良い。電界発光層 4204 の形成方法は公知の蒸着技術もしくは塗布法技術を用いれば良い。また、電界発光層の構造は正孔注入層、正孔輸送層、発光層、電子輸送層または電子注入層を自由に組み合わせて積層構造または単層構造とすれば良い。

【0062】

電界発光層 4204 の上には遮光性を有する導電膜 (代表的にはアルミニウム

、銅もしくは銀を主成分とする導電膜またはそれらと他の導電膜との積層膜) からなる陰極 4 2 0 5 が形成される。また、陰極 4 2 0 5 と電界発光層 4 2 0 4 の界面に存在する水分や酸素は極力排除しておくことが望ましい。従って、電界発光層 4 2 0 4 を窒素または希ガス雰囲気中で形成し、酸素や水分に触れさせないまま陰極 4 2 0 5 を形成するといった工夫が必要である。本実施例ではマルチチャンバー方式(クラスターツール方式)の成膜装置を用いることで上述のような成膜を可能とする。そして陰極 4 2 0 5 は所定の電圧が与えられている。

【0063】

以上のようにして、陽極(陽極) 4 2 0 3、電界発光層 4 2 0 4 及び陰極 4 2 0 5 からなる発光素子 4 3 0 3 が形成される。そして発光素子 4 3 0 3 を覆うように、絶縁膜 4 3 0 2 上に保護膜 4 2 0 9 が形成されている。保護膜 4 2 0 9 は、発光素子 4 3 0 3 に酸素や水分等が入り込むのを防ぐのに効果的である。

【0064】

4 0 0 5 a は電源線に接続された引き回し配線であり、トランジスタ 4 2 0 2 のソースに電氣的に接続されている。引き回し配線 4 0 0 5 a はシール材 4 0 0 9 と基板 4 0 0 1 との間を通り、異方導電性フィルム 4 3 0 0 を介して F P C 4 0 0 6 が有する F P C 用配線 4 3 0 1 に電氣的に接続される。

【0065】

シーリング材 4 0 0 8 としては、ガラス材、金属材(代表的にはステンレス材)、セラミックス材、プラスチック材(プラスチックフィルムも含む)を用いることができる。プラスチック材としては、FRP(F i b e r g l a s s - R e i n f o r c e d P l a s t i c s)板、PVF(ポリビニルフルオライド)フィルム、マイラーフィルム、ポリエステルフィルムまたはアクリル樹脂フィルムを用いることができる。また、アルミニウムホイルをPVFフィルムやマイラーフィルムで挟んだ構造のシートを用いることもできる。

【0066】

但し、発光素子からの光の放射方向がカバー材側に向かう場合にはカバー材は透明でなければならない。その場合には、ガラス板、プラスチック板、ポリエステルフィルムまたはアクリルフィルムのような透明物質を用いる。

【0067】

また、充填材 4210 としては窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂または熱硬化樹脂を用いることができ、PVC（ポリビニルクロライド）、アクリル、ポリイミド、エポキシ樹脂、シリコン樹脂、PVB（ポリビニルブチラル）またはEVA（エチレンビニルアセテート）を用いることができる。本実施例では充填材として窒素を用いた。

【0068】

また充填材 4210 を吸湿性物質（好ましくは酸化バリウム）もしくは酸素を吸着しうる物質にさらしておくために、シーリング材 4008 の基板 4001 側の面に凹部 4007 を設けて吸湿性物質または酸素を吸着しうる物質 4207 を配置する。そして、吸湿性物質または酸素を吸着しうる物質 4207 が飛び散らないように、凹部カバー材 4208 によって吸湿性物質または酸素を吸着しうる物質 4207 は凹部 4007 に保持されている。なお凹部カバー材 4208 は目の細かいメッシュ状になっており、空気や水分は通し、吸湿性物質または酸素を吸着しうる物質 4207 は通さない構成になっている。吸湿性物質または酸素を吸着しうる物質 4207 を設けることで、発光素子 4303 の劣化を抑制できる。

【0069】

図 8（C）に示すように、陽極 4203 が形成されると同時に、引き回し配線 4005a 上に接するように導電性膜 4203a が形成される。また、異方導電性フィルム 4300 は導電性フィラー 4300a を有している。基板 4001 と FPC 4006 とを熱圧着することで、基板 4001 上の導電性膜 4203a と FPC 4006 上の FPC 用配線 4301 とが、導電性フィラー 4300a によって電氣的に接続される。

【0070】

（実施例 5）

発光素子を用いた発光装置は自発光型であるため、液晶ディスプレイに比べ、明るい場所での視認性に優れ、視野角が広い。従って、様々な電子機器の表示部に用いることができる。

【0071】

本発明の発光装置を用いた電子機器として、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（カーオーディオ、オーディオコンポ等）、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生装置（具体的にはDVD：Digital Versatile Disc）等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などが挙げられる。特に、斜め方向から画面を見る機会が多い携帯情報端末は、視野角の広さが重要視されるため、発光装置を用いることが望ましい。それら電子機器の具体例を図9に示す。

【0072】

図9（A）は表示装置であり、筐体2001、支持台2002、表示部2003、スピーカー部2004、ビデオ入力端子2005等を含む。本発明の発光装置を表示部2003に用いることで、本発明の表示装置が完成する。発光装置は自発光型であるためバックライトが必要なく、液晶ディスプレイよりも薄い表示部とすることができる。なお、発光素子表示装置は、パソコン用、TV放送受信用、広告表示用などの全ての情報表示用表示装置が含まれる。

【0073】

図9（B）はデジタルスチルカメラであり、本体2101、表示部2102、受像部2103、操作キー2104、外部接続ポート2105、シャッター2106等を含む。本発明の発光装置を表示部2102に用いることで、本発明のデジタルスチルカメラが完成する。

【0074】

図9（C）はノート型パーソナルコンピュータであり、本体2201、筐体2202、表示部2203、キーボード2204、外部接続ポート2205、ポインティングマウス2206等を含む。本発明の発光装置を表示部2203に用いることで、本発明のノート型パーソナルコンピュータが完成する。

【0075】

図9（D）はモバイルコンピュータであり、本体2301、表示部2302、

スイッチ 2 3 0 3、操作キー 2 3 0 4、赤外線ポート 2 3 0 5等を含む。本発明の発光装置を表示部 2 3 0 2 に用いることで、本発明のモバイルコンピュータが完成する。

【0 0 7 6】

図 9 (E) は記録媒体を備えた携帯型の画像再生装置（具体的には D V D 再生装置）であり、本体 2 4 0 1、筐体 2 4 0 2、表示部 A 2 4 0 3、表示部 B 2 4 0 4、記録媒体（D V D 等）読み込み部 2 4 0 5、操作キー 2 4 0 6、スピーカ一部 2 4 0 7 等を含む。表示部 A 2 4 0 3 は主として画像情報を表示し、表示部 B 2 4 0 4 は主として文字情報を表示する。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。本発明の発光装置を表示部 A 2 4 0 3、B 2 4 0 4 に用いることで、本発明の画像再生装置が完成する。

【0 0 7 7】

図 9 (F) はゴーグル型ディスプレイ（ヘッドマウントディスプレイ）であり、本体 2 5 0 1、表示部 2 5 0 2、アーム部 2 5 0 3 を含む。本発明の発光装置を表示部 2 5 0 2 に用いることで、本発明のゴーグル型ディスプレイが完成する。

【0 0 7 8】

図 9 (G) はビデオカメラであり、本体 2 6 0 1、表示部 2 6 0 2、筐体 2 6 0 3、外部接続ポート 2 6 0 4、リモコン受信部 2 6 0 5、受像部 2 6 0 6、バッテリー 2 6 0 7、音声入力部 2 6 0 8、操作キー 2 6 0 9、接眼部 2 6 1 0 等を含む。本発明の発光装置を表示部 2 6 0 2 に用いることで、本発明のビデオカメラが完成する。

【0 0 7 9】

ここで図 9 (H) は携帯電話であり、本体 2 7 0 1、筐体 2 7 0 2、表示部 2 7 0 3、音声入力部 2 7 0 4、音声出力部 2 7 0 5、操作キー 2 7 0 6、外部接続ポート 2 7 0 7、アンテナ 2 7 0 8 等を含む。なお、表示部 2 7 0 3 は黒色の背景に白色の文字を表示することで携帯電話の消費電流を抑えることができる。本発明の発光装置を表示部 2 7 0 3 に用いることで、本発明の携帯電話が完成する。

【0080】

なお、将来的に有機の電界発光材料の発光輝度が高くなれば、出力した画像情報を含む光をレンズ等で拡大投影してフロント型若しくはリア型のプロジェクターに用いることも可能となる。

【0081】

また、上記電子機器はインターネットやCATV（ケーブルテレビ）などの電子通信回線を通じて配信された情報を表示することが多くなり、特に動画情報を表示する機会が増してきている。有機の電界発光材料の応答速度は非常に高いため、発光装置は動画表示に好ましい。

【0082】

また、発光装置は発光している部分が電力を消費するため、発光部分が極力少なくなるように情報を表示することが望ましい。従って、携帯情報端末、特に携帯電話や音響再生装置のような文字情報を主とする表示部に発光装置を用いる場合には、非発光部分を背景として文字情報を発光部分で形成するように駆動することが望ましい。

【0083】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に用いることが可能である。また、本実施例の電子機器は実施例1～6に示したいずれの構成の発光装置を用いても良い。

【0084】**【発明の効果】**

本発明は上記構成によって、トランジスタの特性の違いに起因する、画素間における発光素子の輝度のばらつきを抑えることができ、なおかつ電界発光材料の劣化に伴う発光素子の輝度の低下や輝度むらの発生を抑えることができる。

【図面の簡単な説明】

【図1】 本発明の画素に含まれるトランジスタの動作領域について説明する図。

【図2】 本発明の発光装置の画素の回路図。

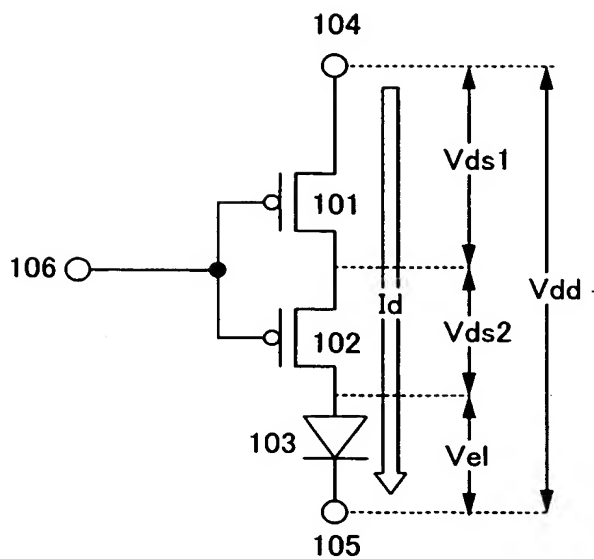
【図3】 図2の画素の動作を示す図。

- 【図 4】 本発明の発光装置の画素の回路図。
- 【図 5】 本発明の発光装置の画素の上面図。
- 【図 6】 駆動用トランジスタの断面構造を示す図。
- 【図 7】 発光装置の駆動回路の構成を示す図。
- 【図 8】 本発明の発光装置の上面図及び断面図。
- 【図 9】 本発明の発光装置を用いた電子機器の図。
- 【図 1 0】 従来の発光装置の画素の回路図。

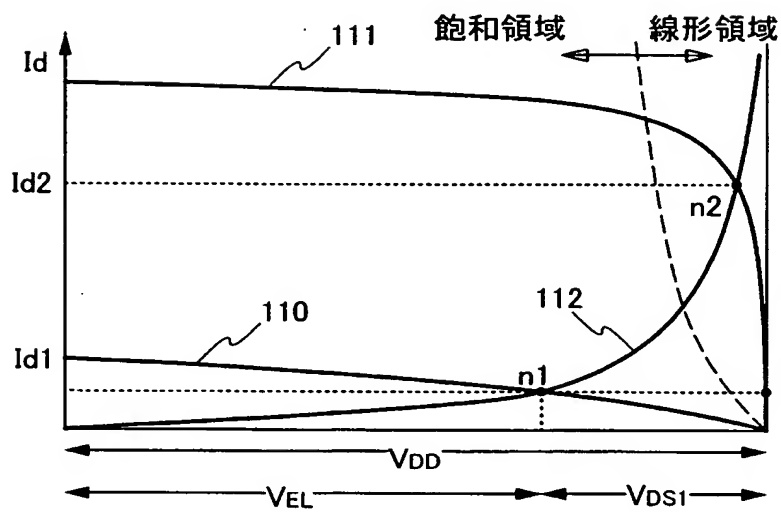
【書類名】 図面

【図 1】

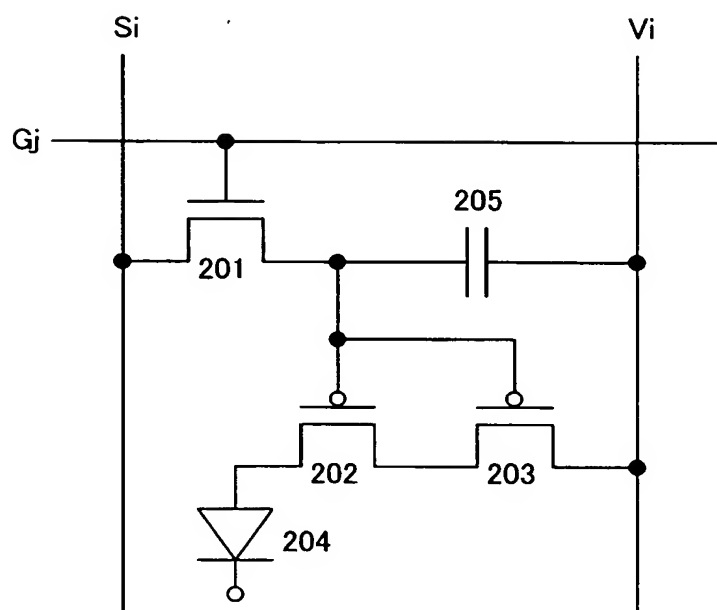
(A)



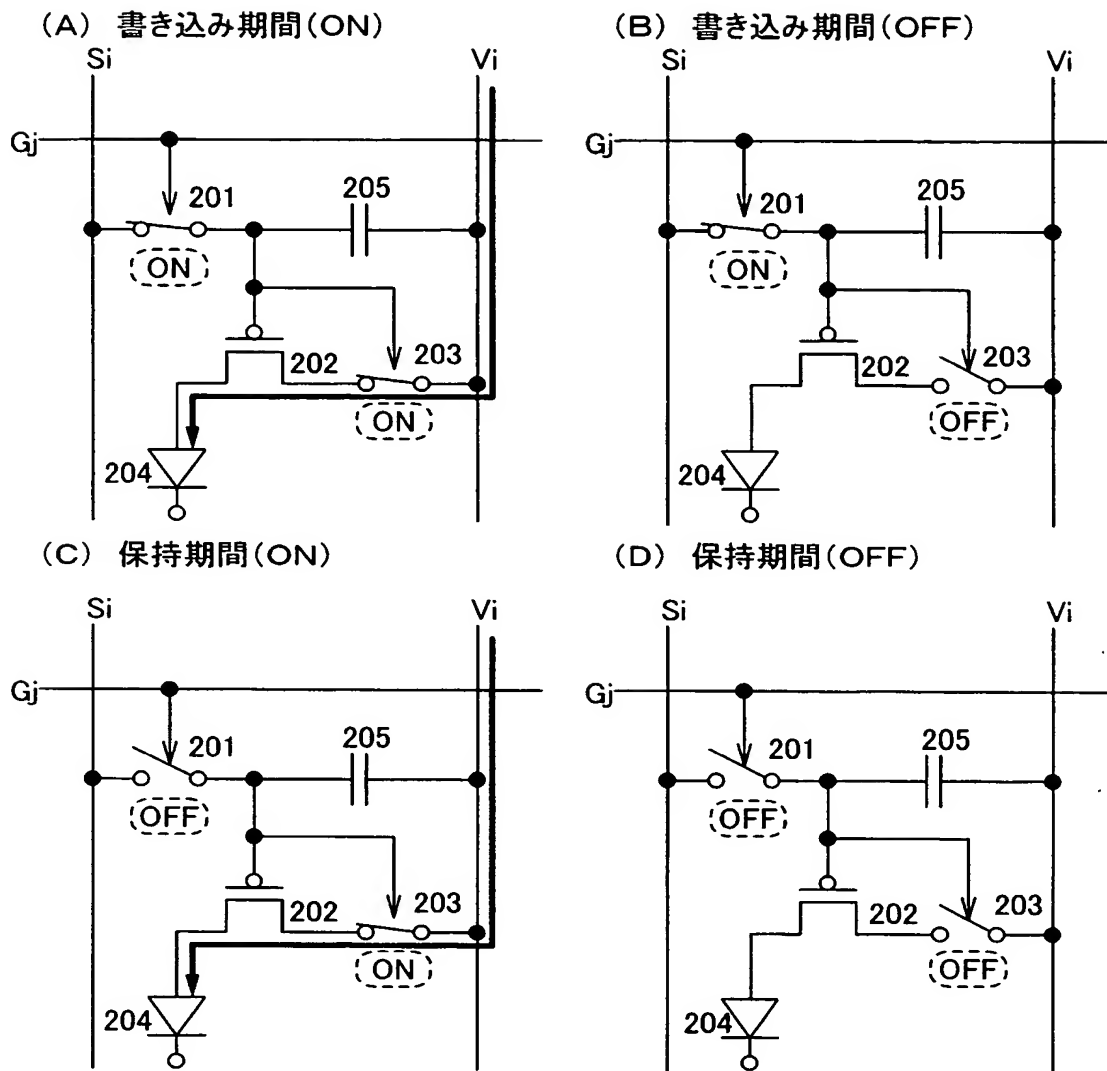
(B)



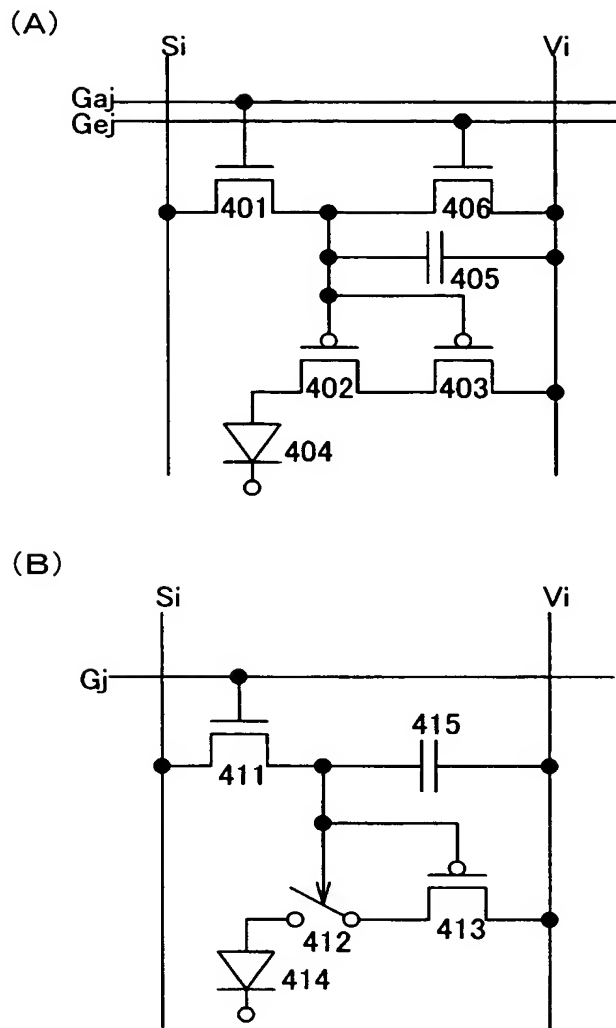
【図 2】



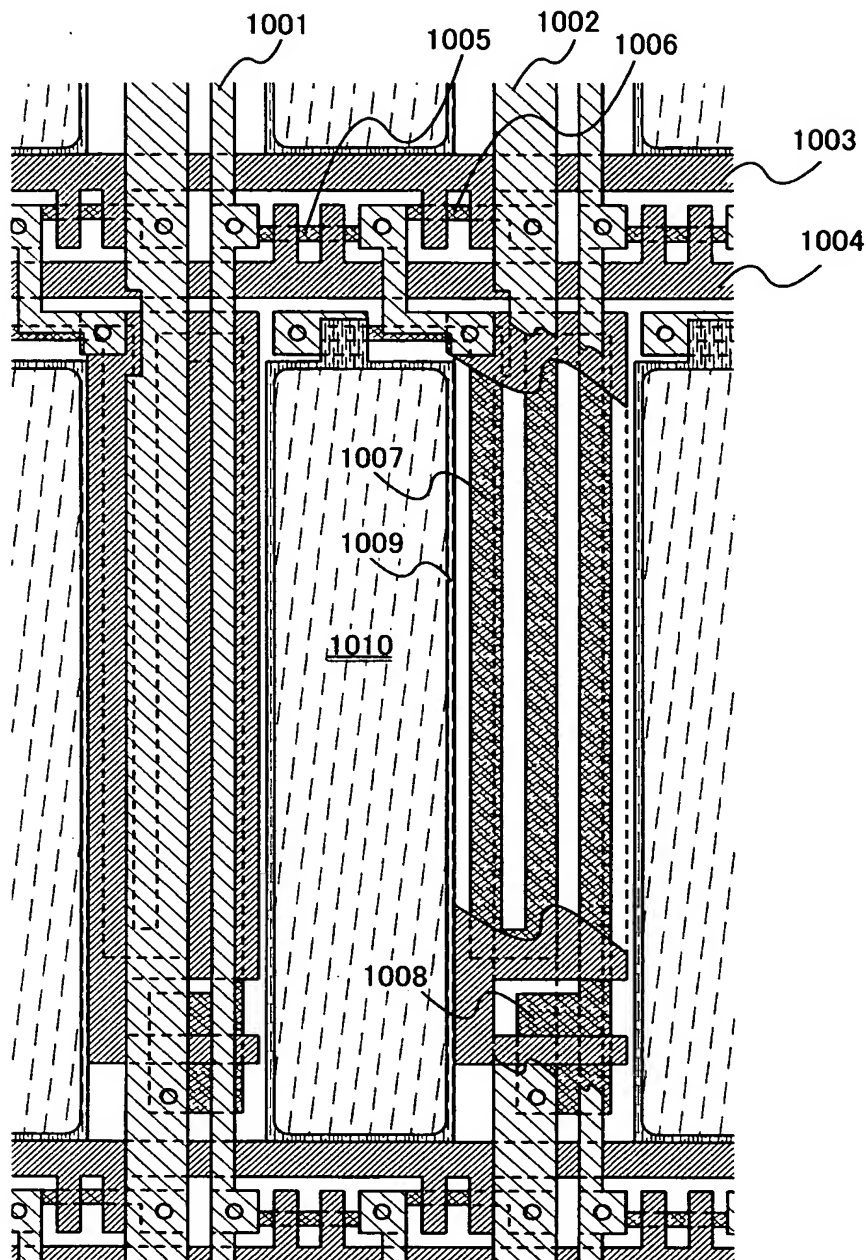
【図 3】



【図 4】

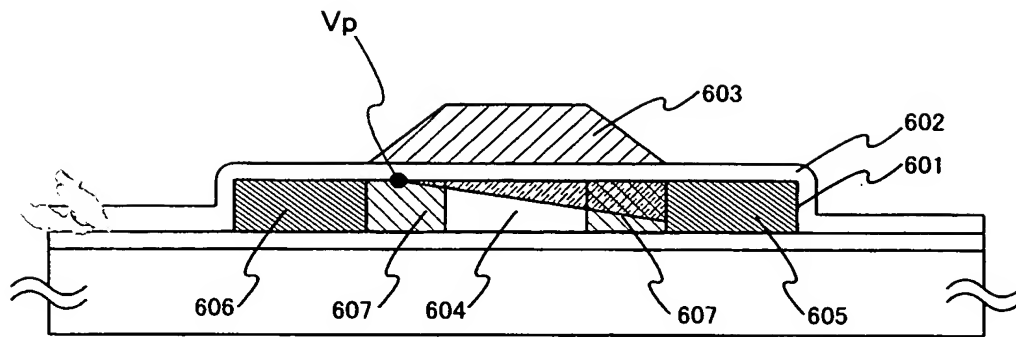


【図 5】



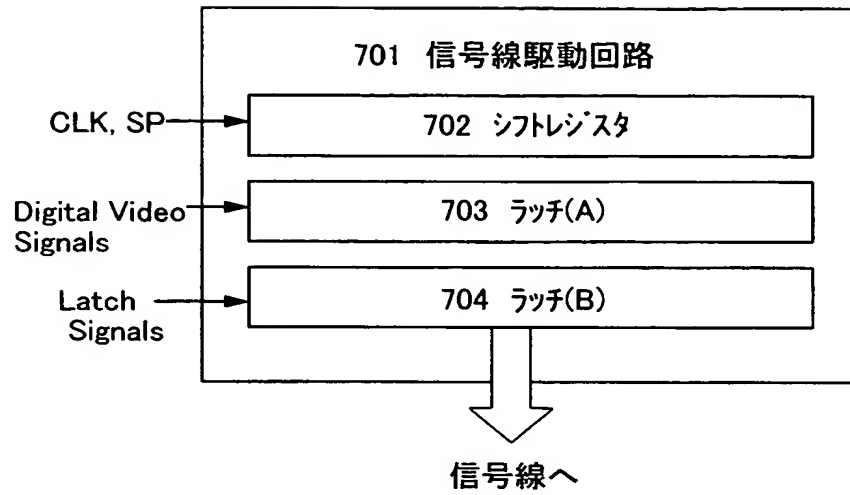
- 1001: 信号線
- 1002: 電源線
- 1003: 第2走査線
- 1004: 第1走査線
- 1005: スイッチング用トランジスタ
- 1006: 消去用トランジスタ
- 1007: 駆動用トランジスタ
- 1008: 電流制御用トランジスタ
- 1009: 画素電極
- 1010: 発光エリア

【図 6】

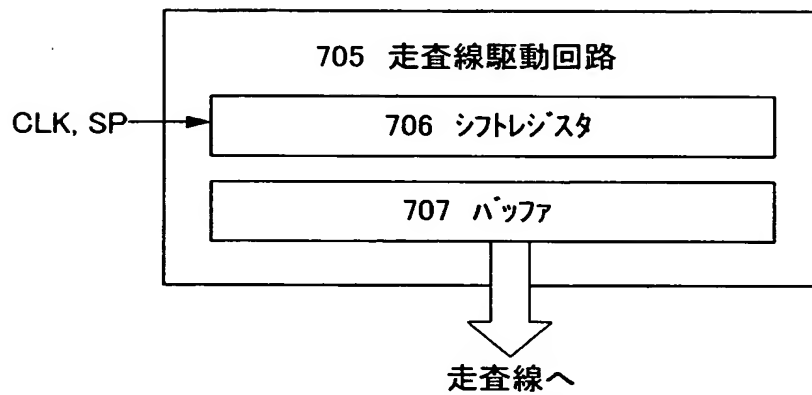


【図 7】

(A)

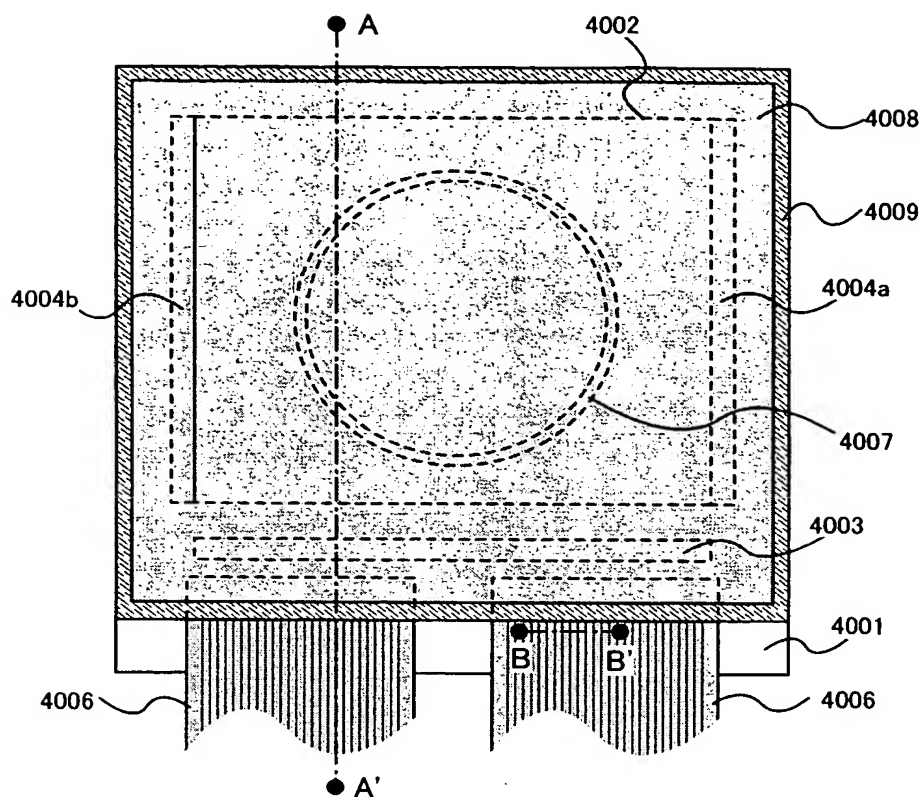


(B)

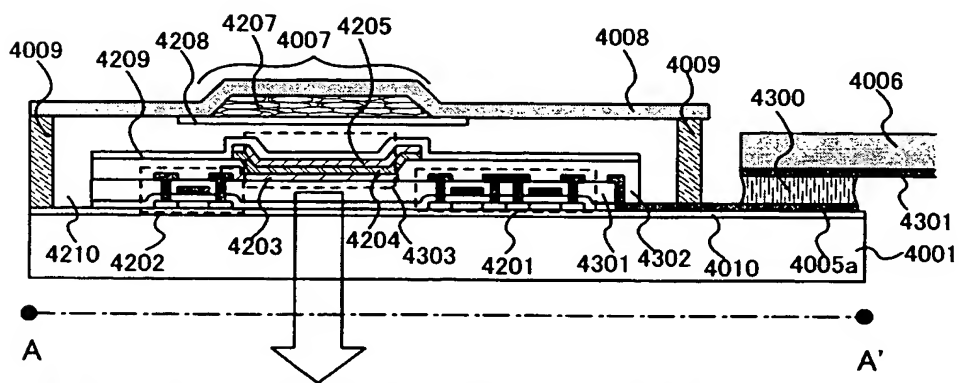


【図 8】

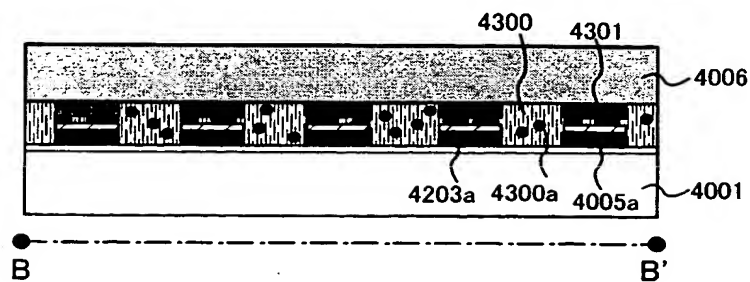
(A)



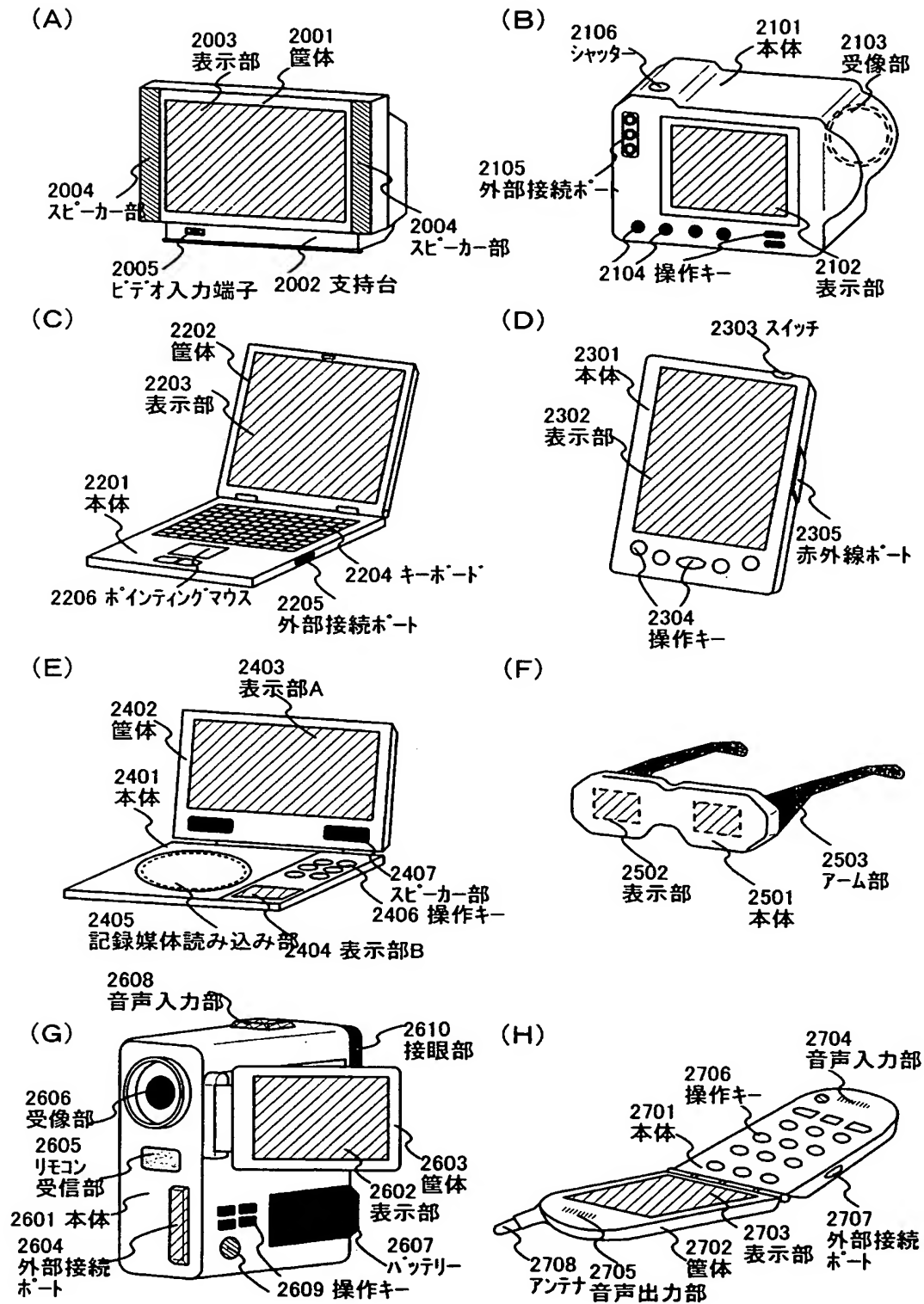
(B)



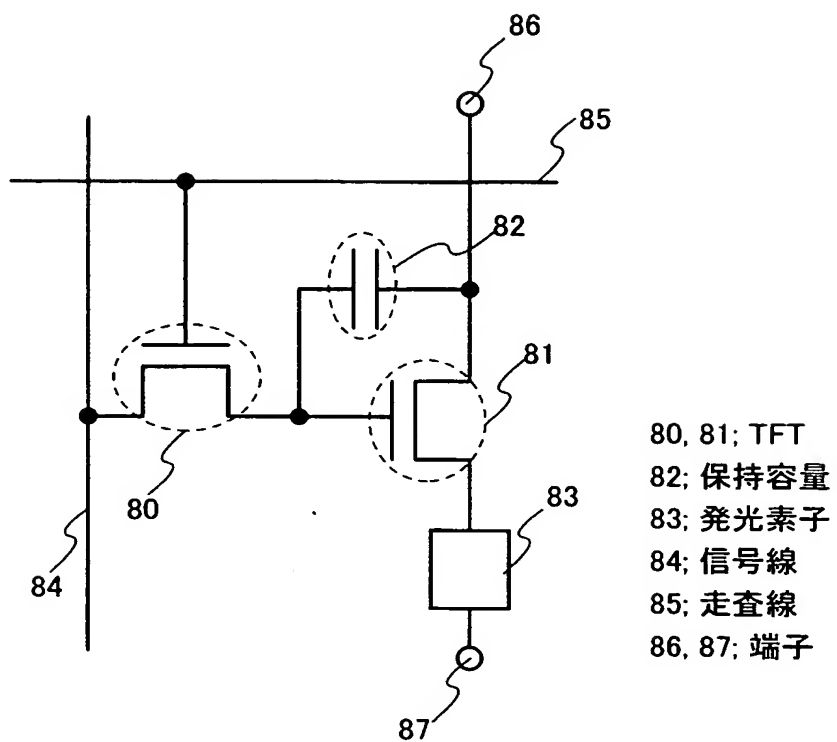
(C)



【図 9】



【図 10】





【書類名】 要約書

【要約】

【課題】 TFTの特性の違いに起因する、画素間における発光素子の輝度のばらつきを抑えることができ、なおかつ電界発光材料の劣化に伴う発光素子の輝度の低下や輝度むらの発生を抑えることができる発光装置、発光装置の駆動方法及び素子基板の提案を課題とする。

【解決手段】 発光素子と、発光素子に供給される電流を制御する第1及び第2のトランジスタとを画素に有する発光装置であって、第1のトランジスタはノーマリーオンであり、第2のトランジスタはノーマリーオフであり、第1のトランジスタはそのチャネル長がチャネル幅より長く、第2のトランジスタはそのチャネル長がチャネル幅と同じかそれより短く、第1及び第2のトランジスタはゲート電極が互いに接続されており、第1及び第2のトランジスタは極性が同じであり、発光素子、第1のトランジスタ及び第2のトランジスタは全て直列に接続されていることを特徴とする発光装置。

【選択図】 図1

特願 2 0 0 3 - 0 7 6 4 6 2

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 5 3 8 7 8]

1. 変更年月日

1 9 9 0 年 8 月 1 7 日

[変更理由]

新規登録

住 所

神奈川県厚木市長谷 3 9 8 番地

氏 名

株式会社半導体エネルギー研究所